



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년09월12일
(11) 등록번호 10-1307780
(24) 등록일자 2013년09월06일

(51) 국제특허분류(Int. Cl.)

H01L 21/28 (2006.01)

(21) 출원번호 10-2012-0015689

(22) 출원일자 2012년02월16일

심사청구일자 2012년02월16일

(65) 공개번호 10-2013-0094442

(43) 공개일자 2013년08월26일

(56) 선행기술조사문헌

KR1020070087814 A

KR1020070081270 A

KR1020090086041 A

KR1020070024865 A

(73) 특허권자

한국과학기술연구원

서울특별시 성북구 화랑로14길 5 (하월곡동)

(72) 발명자

김영환

서울특별시 노원구 상계동 666 주공아파트 1011동 612호

김용태

경기도 성남시 분당구 금곡동 192 분당두산위브아파트 105동 1502호

(뒷면에 계속)

(74) 대리인

김 순 영, 김영철

전체 청구항 수 : 총 20 항

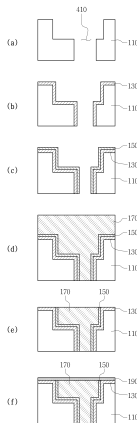
심사관 : 정구원

(54) 발명의 명칭 반도체 소자의 금속배선 및 그 제조방법

(57) 요약

반도체 소자의 금속배선 제조방법은 기판 상에 형성된 층간 절연막을 패터닝하여 배선창을 형성하는 단계, 기판이 배치되는 증착장치에 질소를 포함하는 가스를 주입하여 층간 절연막의 표면을 질화처리하는 단계, 증착장치에 질소를 포함하는 가스 및 금속가스를 함께 주입하여 확산 방지막을 형성하는 단계, 배선창을 금속으로 채우는 단계, 및 화학기계적연마(Chemical Mechanical Polishing; CMP) 공정으로 배선창 이외에 형성된 금속을 제거하는 단계를 포함한다. 이에 따라, 층간 절연막의 기계적 강도를 증가시켜 화학기계적연마 공정에서 발생하는 스크래치 또는 결함을 방지할 수 있다.

대표도 - 도2



(72) 발명자

김성일

서울특별시 노원구 상계10동 주공아파트 920동 40
9호

김춘근

서울특별시 강남구 삼성동 78-4 청구아파트 101동
905호

특허청구의 범위

청구항 1

기판 상에 형성된 층간 절연막을 패터닝하여 배선창을 형성하는 단계;

상기 기판이 배치되는 증착장치에 질소를 포함하는 가스를 주입하여 상기 층간 절연막의 표면을 질화처리하는 단계;

상기 증착장치에 상기 질소를 포함하는 가스 및 금속가스를 함께 주입하여 확산 방지막을 형성하는 단계;

상기 배선창을 금속으로 채우는 단계; 및

화학기계적연마(Cheical Mechanical Polishing; CMP) 공정으로 상기 배선창 이외에 형성된 금속을 제거하는 단계를 포함하고,

상기 질소를 포함하는 가스를 주입하여 상기 층간 절연막의 표면을 질화처리하는 단계 및 상기 질소를 포함하는 가스 및 금속가스를 함께 주입하여 확산 방지막을 형성하는 단계는 연속적인 공정인 것을 특징으로 하는 반도체 소자의 금속배선 제조방법.

청구항 2

제1항에 있어서, 상기 질소를 포함하는 가스를 주입하여 상기 층간 절연막의 표면을 질화처리하는 단계는,

질소(N_2), 암모니아(NH_3), 일산화질소(NO), 이산화질소(NO_2) 중 적어도 하나의 가스를 주입하는 것을 특징으로 하는 반도체 소자의 금속배선 제조방법.

청구항 3

제1항에 있어서, 상기 질소를 포함하는 가스를 주입하여 상기 층간 절연막의 표면을 질화처리하는 단계는,

상기 증착장치의 상부 전극 및 하부 전극에 펄스 플라즈마 전원을 인가하는 단계를 더 포함하는 것을 특징으로 하는 반도체 소자의 금속배선 제조방법.

청구항 4

제3항에 있어서,

상기 펄스 플라즈마 전원의 순간 피크 전압차이는 1 kV 내지 10 kV의 범위를 유지하는 것을 특징으로 하는 반도체 소자의 금속배선 제조방법.

청구항 5

제1항에 있어서, 상기 질소를 포함하는 가스를 주입하여 상기 층간 절연막의 표면을 질화처리하는 단계는,

상기 기판의 표면을 열처리하는 단계를 더 포함하는 것을 특징으로 하는 반도체 소자의 금속배선 제조방법.

청구항 6

제5항에 있어서,

상기 기판의 표면은 100 °C 내지 500 °C의 범위에서 열처리되는 것을 특징으로 하는 반도체 소자의 금속배선 제

조방법.

청구항 7

제1항에 있어서, 상기 배선창을 금속으로 채우는 단계는,
상기 확산 방지막 상에 금속 씨앗(seed)층을 증착하는 단계; 및
전해도금법을 이용하여 상기 금속 씨앗층 상에 구리를 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 금속배선 제조방법.

청구항 8

제1항에 있어서,
상기 화학기계적연마 공정 이후에 상기 금속배선 상에 보호막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 반도체 소자의 금속배선 제조방법.

청구항 9

제1항에 있어서,
상기 모든 단계들을 적어도 두 번 이상 반복하여 다층의 금속배선을 형성하는 것을 특징으로 하는 반도체 소자의 금속배선 제조방법.

청구항 10

배선창이 형성된 층간 절연막;
상기 층간 절연막의 상부 및 상기 배선창과 마주보는 상기 층간 절연막의 표면이 질화처리된 경도(hardness) 조절부;
상기 배선창과 마주보는 상기 층간 절연막의 표면에 형성된 경도 조절부 상에 형성된 확산 방지막; 및
상기 배선창을 채우고 있는 금속을 포함하는 반도체 소자의 금속배선.

청구항 11

제10항에 있어서,
상기 금속은 구리(Cu)를 포함하는 것을 특징으로 하는 반도체 소자의 금속배선.

청구항 12

제10항에 있어서,
상기 층간 절연막은 실리콘산화물(SiO₂)을 포함하는 것을 특징으로 하는 반도체 소자의 금속배선.

청구항 13

제12항에 있어서,

상기 층간 절연막은 테트라에틸옥시실리케이트(tetraethoxysilicate; TEOS), 고밀도 플라즈마 옥사이드(high density plasma oxide; HDP-Oxide), 보로포스포실리케이트 글래스(borophosphosilicate glass; BPSG) 중 하나로 이루어진 것을 특징으로 하는 반도체 소자의 금속배선.

청구항 14

제10항에 있어서,

상기 경도 조절부는 실리콘질화물(SiN_x) 또는 실리콘산화질화물(SiO_yN_z)을 포함하는 것을 특징으로 하는 반도체 소자의 금속배선.

청구항 15

제10항에 있어서,

상기 경도 조절부의 질소 농도는 1 % 내지 75 % 사이인 것을 특징으로 하는 반도체 소자의 금속배선.

청구항 16

제10항에 있어서,

상기 경도 조절부의 유전상수는 상기 층간 절연막에 비해 5 % 내지 15 % 낮은 것을 특징으로 하는 반도체 소자의 금속배선.

청구항 17

제10항에 있어서,

상기 확산 방지막은 질화텅스텐(WN), 질화탄탈륨(TaN), 질화티타늄(TiN) 중 하나를 포함하는 것을 특징으로 하는 반도체 소자의 금속배선.

청구항 18

제10항에 있어서,

다층의 구조를 갖는 것을 특징으로 하는 반도체 소자의 금속배선.

청구항 19

제10항에 있어서,

상기 금속 상에 형성된 보호막을 더 포함하는 것을 특징으로 하는 반도체 소자의 금속배선.

청구항 20

제19항에 있어서,

상기 보호막은 실리콘질화물(SiN_x)을 포함하는 것을 특징으로 하는 반도체 소자의 금속배선.

명세서

기술분야

[0001] 본 발명은 반도체 소자의 금속배선 및 그 제조방법에 관한 것으로서, 더욱 상세하게는 신뢰성이 향상된 반도체 소자의 금속배선 및 그 제조방법에 관한 것이다.

배경기술

[0002] 반도체 집적회로의 집적도 증가 및 성능 향상을 위하여, 디바이스를 제조함에 있어서 미세한 선폭이 필요하게 되었으며, 회로에서의 금속배선은 논리회로의 경우 6 내지 7층 이상이 필요로 하는 등, 다층의 배선구조가 보편화되었다.

[0003] 미세한 배선의 형성을 위하여, 기존의 리소그래피 장비에 사용되는 광원 역시 그 파장이 점점 짧아지고 있다. 광원의 파장이 짧아짐으로 인해, 배선을 선명하게 찍어내는 해상능력은 높아지고 있지만, 수직으로 초점이 맺히는 거리인 초점 심도(depth of focus)는 감소할 수밖에 없다. 이러한 초점 심도가 감소하게 되면, 형성된 층의 단차가 증가하게 되고, 이는 다음 층의 배선을 형성할 때에 치명적인 요소로 작용하게 된다. 이에 따라, 반도체 집적회로의 다층 배선구조를 제작하는 데에 있어서 평탄화 공정은 반드시 필요하다.

[0004] 기존의 평탄화 기술로는 리플로우(reflow), 도포막(spin on glass), 에치 백(etch back)등의 기술이 있다. 하지만 이러한 기술은 리소그래피 기술이 발전함에 따라, 요구되는 초점 심도에 대응하는 평탄도를 확보하지 못하는 가장 큰 문제점을 가지고 있다.

[0005] 이러한 문제점을 해결하기 위하여, 기계적 연마와 화학적 연마를 하나의 공정기술로 결합한 화학기계적연마(Cheical Mechanical Polishing; 이하 CMP) 공정기술이 개발되었다. CMP 공정은 화학적인 식각과 기계적인 연마 효과를 동시에 이용하는 공정으로 연마패드(pad) 위에 연마입자와 화학용액이 혼합된 연마액(slurry)을 공급하며, 연마패드 위에 피연마물을 가압접촉하고 연마하는 공정이다.

[0006] 또한, 집적회로의 집적도 증가로 인한 배선 선폭의 감소로 RC 지연 시간이 증가됨에 따라, 배선의 재료는 기존의 알루미늄 금속에서 구리 금속으로 대체되고 있다. 하지만, 구리는 식각을 진행하기 어려우므로, 구리를 금속배선에 사용하기 위해서는 상감(damascene) 공정과 함께, CMP 공정이 반도체 회로를 제작하는 데에 있어서 필수적인 공정이 되었다.

[0007] CMP 기술을 통하여 진행되는 평탄화 공정은, 연마되는 표면에 연마공정과정에서 발생하는 기계적인 힘에 의해 쉽게 스크래치(scratch) 및 각종 결함(defect)이 발생한다. 이러한 스크래치 및 결함은 소자제조 공정의 최종단계인 금속배선 공정에서 발생할 경우 이전까지의 모든 소자제조 공정이 완벽했다 하더라도 최종적으로 불량률 야기시키고, 소자의 단락 등 생산 수율에 심각한 영향을 끼친다.

[0008] 한편, 구리 배선 공정에서, 층간 절연막은 주로 테트라에틸옥시실리케이트 (TEOS)를 이용하는데 CMP 장치의 소모품 말기가 되면 소모품의 열화로 인한 스크래치가 증가하게 된다. 최근에는 소자가 초미세화 되면서 스크래치 및 결함의 관리기준이 엄하여, CMP 장치의 소모품 교체주기가 점점 짧아지고 있는 실정이다.

[0009] 특히, 구리 CMP 공정시 발생된 스크래치 지점은 상온에서는 칩의 정상 동작에는 문제가 없을 수 있으나, 높은 온도에서의 신뢰성 평가 시에는 취약하여 누설전류가 흐르거나 배선이 단락(short)되어 반도체 소자의 동작 중지 등 오동작의 원인이 된다.

[0010] 따라서, 구리 CMP 공정에서 스크래치 및 결함의 수준을 낮추기 위한 금속배선의 제조 방법이 요구된다. 한국등록특허 제0840475호를 참조하면, 이중상감법을 사용하는 금속배선 형성공정에서 구리 CMP 공정 후 발생하는 스크래치를 제거할 수 있는 반도체 소자의 금속배선 형성방법을 제시하고 있으나, 스크래치 제거를 위해 추가적인 사진/식각 공정이 필요한 문제점이 있다.

선행기술문헌

특허문헌

[0011] (특허문헌 0001) KR 10-0840475 B1

발명의 내용

해결하려는 과제

- [0012] 이에, 본 발명의 기술적 과제는 이러한 점에서 착안된 것으로 본 발명의 목적은 스크래치 및 결함을 방지하여 신뢰성을 확보한 반도체 소자의 금속배선을 제조하는 방법을 제공하는 것이다.
- [0013] 본 발명의 다른 목적은 상기 방법에 의해 제조된 반도체 소자의 금속배선을 제공하는 것이다.

과제의 해결 수단

- [0014] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 반도체 소자의 금속배선을 제조하는 방법은, 기판 상에 형성된 층간 절연막을 패터닝하여 배선창을 형성하는 단계; 상기 기판이 배치되는 증착장치에 질소를 포함하는 가스를 주입하여 상기 층간 절연막의 표면을 질화처리하는 단계; 상기 증착장치에 상기 질소를 포함하는 가스 및 금속가스를 함께 주입하여 확산 방지막을 형성하는 단계; 상기 배선창을 금속으로 채우는 단계; 및 화학기계적연마(Chemical Mechanical Polishing; CMP) 공정으로 상기 배선창 이외에 형성된 금속을 제거하는 단계를 포함한다.
- [0015] 본 발명의 실시예에서, 상기 질소를 포함하는 가스를 주입하여 상기 층간 절연막의 표면을 질화처리하는 단계는, 질소(N₂), 암모니아(NH₃), 일산화질소(NO), 이산화질소(NO₂) 중 적어도 하나의 가스를 주입할 수 있다.
- [0016] 본 발명의 실시예에서, 상기 질소를 포함하는 가스를 주입하여 상기 층간 절연막의 표면을 질화처리하는 단계는, 상기 증착장치의 상부 전극 및 하부 전극에 펄스 플라즈마 전원을 인가하는 단계를 더 포함할 수 있다.
- [0017] 본 발명의 실시예에서, 상기 펄스 플라즈마 전원의 순간 피크 전압차이는 1 kV 내지 10 kV의 범위를 유지할 수 있다.
- [0018] 본 발명의 실시예에서, 상기 질소를 포함하는 가스를 주입하여 상기 층간 절연막의 표면을 질화처리하는 단계는, 상기 기판의 표면을 열처리하는 단계를 더 포함할 수 있다.
- [0019] 본 발명의 실시예에서, 상기 기판의 표면은 100 °C 내지 500 °C의 범위에서 열처리될 수 있다.
- [0020] 본 발명의 실시예에서, 상기 배선창을 금속으로 채우는 단계는, 상기 확산 방지막 상에 금속 씨앗(seed)층을 증착하는 단계; 및 전해도금법을 이용하여 상기 금속 씨앗층 상에 구리를 형성하는 단계를 포함할 수 있다.
- [0021] 본 발명의 실시예에서, 상기 화학기계적연마 공정 이후에 상기 금속배선 상에 보호막을 형성하는 단계를 더 포함할 수 있다.
- [0022] 본 발명의 실시예에서, 상기 단계들을 적어도 두 번 이상 반복하여 다층의 금속배선을 형성할 수 있다.
- [0023] 상기한 본 발명의 다른 목적을 실현하기 위한 다른 실시예에 따른 반도체 소자의 금속배선은, 배선창이 형성된 층간 절연막; 상기 층간 절연막의 상부 및 상기 배선창 근처에서 상기 층간 절연막의 표면이 질화처리된 경도(hardness) 조절부; 상기 배선창 근처에 형성된 경도 조절부 상에 형성된 확산 방지막; 및 상기 배선창을 채우고 있는 금속을 포함한다.
- [0024] 본 발명의 실시예에서, 상기 금속은 구리(Cu)를 포함할 수 있다.
- [0025] 본 발명의 실시예에서, 상기 층간 절연막은 실리콘산화물(SiO₂)을 포함할 수 있다.
- [0026] 본 발명의 실시예에서, 상기 층간 절연막은 테트라에틸옥시실리케이트(tetraethoxysilicate; TEOS), 고밀도 플라즈마 옥사이드(high density plasma oxide; HDP-Oxide), 보로포스포실리케이트 글래스(borophosphosilicate glass; BPSG) 중 하나로 이루어질 수 있다.
- [0027] 본 발명의 실시예에서, 상기 경도 조절부는 실리콘질화물(SiN_x) 또는 실리콘산화질화물(SiO_yN_z)을 포함할 수 있다.
- [0028] 본 발명의 실시예에서, 상기 경도 조절부의 질소 농도는 1 % 내지 75 % 사이일 수 있다.
- [0029] 본 발명의 실시예에서, 상기 경도 조절부의 유전상수는 상기 층간 절연막에 비해 5 % 내지 15 % 낮을 수 있다.
- [0030] 본 발명의 실시예에서, 상기 확산 방지막은 질화텅스텐(WN), 질화탄탈륨(TaN), 질화티타늄(TiN) 중 하나를 포함할 수 있다.

- [0031] 본 발명의 실시예에서, 상기 반도체 소자의 금속배선은, 다층의 구조를 가질 수 있다.
- [0032] 본 발명의 실시예에서, 상기 반도체 소자의 금속배선은, 상기 금속 상에 형성된 보호막을 더 포함할 수 있다.
- [0033] 상기 반도체 소자의 금속배선은, 상기 보호막은 실리콘질화물(SiN_x)을 포함할 수 있다.

발명의 효과

- [0034] 이와 같은 반도체 소자의 금속배선 및 그 제조방법에 따르면, 층간 절연막 표면을 질화처리하여 상기 층간 절연막 표면의 기계적 강도를 증가시키므로, 금속배선 형성 시에 수반되는 화학기계적연마 공정에서 발생하는 스크래치 또는 결함을 방지할 수 있다. 따라서, 금속배선 표면의 스크래치 또는 결함으로 인한 수율 저하를 개선하며, 마이크로 단위의 스크래치가 감소하므로 반도체 소자의 신뢰성을 확보할 수 있다.
- [0035] 더불어, 화학기계적연마 장치의 소모품의 사용주기가 연장되므로, 반도체 소자의 생산비 및 재료비가 절감될 수 있다. 또한, 금속배선의 표면에 발생하는 스크래치 또는 결함을 제거하기 위한 추가적 공정이나 별도의 설비가 요구되지 않으므로, 공정시간을 단축시키고 생산비용을 절감할 수 있다.

도면의 간단한 설명

- [0036] 도 1은 본 발명의 일 실시예에 따른 반도체 소자의 금속배선의 단면도이다.
- 도 2는 도 1의 금속배선의 제조방법을 설명하는 단면도들이다.
- 도 3은 도 1의 금속배선을 제조하는데 사용하는 증착장치의 개략도이다.
- 도 4는 본 발명에 따른 층간 절연막 및 종래 층간 절연막의 스크래치 지수에 대한 도표이다.
- 도 5는 본 발명에 따른 층간 절연막의 질화처리의 온도 및 시간에 따른 표면 경도 변화에 대한 도표이다.

발명을 실시하기 위한 구체적인 내용

- [0037] 이하, 도면들을 참조하여 본 발명의 반도체 소자의 금속배선 및 그 제조방법의 바람직한 실시예들을 보다 상세하게 설명하기로 한다.
- [0038] 도 1은 본 발명의 일 실시예에 따른 반도체 소자의 금속배선의 단면도이다.
- [0039] 도 1을 참조하면, 본 발명의 실시예에 따른 반도체 소자의 금속배선(10)은 배선창이 형성된 층간 절연막(110), 상기 층간 절연막(110)의 상부 및 상기 배선창 근처에 형성된 경도(hardness) 조절부(130), 상기 배선창 근처에 형성된 경도 조절부(130) 상에 형성된 확산 방지막(150) 및 상기 배선창을 채우고 있는 금속(170)을 포함한다.
- [0040] 상기 금속배선(10)은 일층 또는 다층의 구조를 가질 수 있다. 도 1에서는 3층 구조(11, 12, 13)의 금속배선을 도시하였으나, 필요에 따라 다양한 구조로 제조할 수 있다. 이하에서는, 편의상 제1층(11)을 기준으로 설명한다.
- [0041] 상기 층간 절연막(110)은 기판(100) 상에 형성될 수 있으며, 상기 기판(100)은 실리콘 기판일 수 있다. 또한, 상기 층간 절연막(110)은 상기 기판(100)과 동일한 구성으로, 상기 배선창이 상기 기판(100)에 형성될 수도 있다. 상기 배선창은 이후에 상기 금속(170)이 채워져 금속 패턴이 형성되는 비아홀(via hole)이다.
- [0042] 상기 층간 절연막(110)은 실리콘산화물(SiO_2)을 포함할 수 있다. 예를 들어, 상기 층간 절연막(110)은 테트라에틸옥시실리케이트(tetraethoxysilicate; TEOS), 고밀도 플라즈마 옥사이드(high density plasma oxide; HDP-Oxide), 보로포스포실리케이트 글래스(borophosphosilicate glass; BPSG) 중 하나로 이루어질 수 있다.
- [0043] 상기 경도 조절부(130)는 상기 층간 절연막(110)이 질화처리되어 형성된 층으로서, 상기 층간 절연막(110)의 표면의 기계적 강도, 즉 경도(hardness)를 높여준다. 따라서, 상기 금속배선(10)의 평탄화 공정인 화학기계적연마(Chemical Mechanical Polishing; 이하 CMP) 공정 과정에서 발생하는 표면 스크래치를 줄일 수 있다. 예를 들어, 상기 경도 조절부(130)는 상기 층간 절연막(110)에 비해 약 1.5배 이상 높은 경도를 가질 수 있다.
- [0044] 또한, 상기 경도 조절부(130)는 상기 경도 조절부(130) 상에 형성되는 상기 확산 방지막(150) 및 상기 금속(170)의 균일성(uniformity)을 향상시킨다.
- [0045] 상기 경도 조절부(130)는 실리콘질화물(SiN_x) 또는 실리콘산화질화물(SiO_yN_z)을 포함할 수 있다. 상기 경도 조절

부(130)의 질소 농도는 약 1 % 이상 약 100 % 미만일 수 있으며, 예를 들어 약 1 % 내지 약 75 % 사이일 수 있다.

- [0046] 또한, 상기 경도 조절부(130)의 유전상수는 상기 층간 절연막(110)에 비해 약 5 % 내지 약 15 % 낮을 수 있다. 상기 유전상수가 낮아지는 경우, 층간 절연용량이 줄어들어 상기 금속배선(10)의 전송속도가 높아지게 된다.
- [0047] 상기 경도 조절부(130)는 상기 층간 절연막(110)의 배선창 근처 및 상기 층간 절연막(110)의 상부에 형성된다. 상기 층간 절연막(110)의 상부에 형성된 상기 경도 조절부(130)는 이후 CMP 공정에서 전부 제거되거나 일부 제거될 수 있다. 도 1에서는 상기 경도 조절부(130)의 일부가 잔존하는 것으로 도시하였다.
- [0048] 상기 확산 방지막(150)은 상기 배선창 근처에 형성된 경도 조절부(130) 상에 형성된다. 사실, 상기 확산 방지막(150)은 상기 층간 절연막(110)의 상부에 형성된 경도 조절부(130) 상에도 형성될 수 있으나, 이후 CMP 공정에서 제거될 수 있다.
- [0049] 상기 확산 방지막(150)은 이후 상기 금속(170)을 증착할 때, 상기 금속(170)이 상기 층간 절연막(110) 및 상기 기판(100)으로 확산되는 것을 방지하는 역할을 한다. 상기 확산 방지막(150)은 질화텅스텐(WN), 질화탄탈륨(TaN), 질화티타늄(TiN) 중 하나를 포함할 수 있다.
- [0050] 상기 금속(170)은 상기 배선창을 채우며 상기 금속배선(10)의 금속 패턴을 형성하며, 다층을 형성할 수 있다. 예를 들어, 상기 금속(170)은 구리(Cu)일 수 있다. 상기 금속(170)이 형성된 후에 상기 배선창을 채우는 금속(170) 이외의 금속을 제거하는 CMP 공정이 진행된다.
- [0051] 상기 금속배선(10)은 상기 CMP 공정이 진행된 후에 상기 금속(170) 상에 형성되는 보호막(190)을 더 포함할 수 있다. 상기 보호막(190)은 실리콘질화물(SiN_x)을 포함할 수 있다.
- [0052] 본 발명에 따른 금속배선(10)은 상기 층간 절연막(110)과 상기 확산 방지막(150) 사이에 상기 층간 절연막(110)이 질화처리된 상기 경도 조절부(130)가 형성된다. 즉, 상기 확산 방지막(150) 증착 전의 전처리를 통해 상기 경도 조절부(130)를 형성하여, 상기 층간 절연막(110)의 경도를 높인다.
- [0053] 따라서, 상기 금속배선(10)의 표면 스크래치 및 결함의 주요 원인인, 상기 층간 절연막(110)의 경도가 낮은 문제를 해결하여, 이후 CMP 공정 과정에서 발생하는 상기 층간 절연막(110)의 표면 스크래치 및 결함을 줄일 수 있다.
- [0054] 또한, 상기 금속배선(10)의 누설전류 또는 단락(short) 등의 오동작의 원인을 제거하여, 상기 금속배선(10) 및 상기 금속배선(10)이 사용되는 반도체 소자의 신뢰성을 확보할 수 있다. 상기 금속배선(10)은 반도체 소자에 사용되는 연결배선으로서, 상기 금속배선(10)은 메모리 소자 또는 기억 소자 등의 다양한 반도체 소자에 활용될 수 있다.
- [0055] 이하, 본 발명의 일 실시예에 따른 금속배선(10)의 제조 방법을 설명한다.
- [0056] 도 2는 도 1의 금속배선의 제조방법을 설명하는 단면도들이다. 도 3은 도 1의 금속배선을 제조하는데 사용하는 증착장치의 개략도이다. 도 4는 본 발명에 따른 층간 절연막 및 종래 층간 절연막의 스크래치 지수에 대한 도표이다. 도 5는 본 발명에 따른 층간 절연막의 질화처리의 온도 및 시간에 따른 표면 경도 변화에 대한 도표이다.
- [0057] 도 2(a)를 참조하면, 층간 절연막(110)에 금속 패턴을 형성하기 위한 배선창(410)을 형성한다.
- [0058] 상기 층간 절연막(110)은 기판(미도시, 도 1 참조) 상에 증착되어 형성될 수 있고, 상기 기판은 실리콘 기판일 수 있다. 상기 층간 절연막(110)은 대기압화학기상증착(Atmospheric-Pressure CVD, APCVD), 저압화학기상증착(Low-Pressure CVD, LPCVD) 또는 플라즈마 화학기상증착(Plasma-Enhanced CVD, PECVD) 방법으로 증착될 수 있다.
- [0059] 상기 층간 절연막(110)은 실리콘산화물(SiO₂)을 포함할 수 있다. 예를 들어, 상기 층간 절연막(110)은 테트라에틸옥시실리케이트(tetraethoxysilicate; TEOS), 고밀도 플라즈마 옥사이드(high density plasma oxide; HDP-Oxide), 보로포스포실리케이트 글래스(borophosphosilicate glass; BPSG) 중 하나로 이루어질 수 있다.
- [0060] 이후, 사진 및 식각 공정 또는 에칭 공정을 통하여 상기 층간 절연막(110)에 상기 배선창(410)을 형성한다. 상기 배선창(410)은 이후에 금속이 채워져서 금속 패턴이 형성될 부분이다.

- [0061] 본 실시예에서는 상기 층간 절연막(110)과 상기 기판(100)이 별개의 구성이나, 상기 층간 절연막(110)과 상기 기판(100)은 동일한 구성이며, 상기 배선창이 상기 기판(100)에 형성될 수도 있다.
- [0062] 도 2(b)를 참조하면, 상기 배선창(410)이 형성된 층간 절연막(110)의 표면을 질화처리하여 경도 조절부(130)를 형성한다. 상기 경도 조절부(130)는 상기 층간 절연막(110)에 형성된 상기 배선창(410)을 따라 형성되며, 또한 상기 층간 절연막(110)의 상부에 형성된다.
- [0063] 상기 경도 조절부(130)를 형성하기 위하여 상기 층간 절연막(110)이 형성된 기판(도 3 참조, 100)을 증착장치(도 3 참조, 20) 내부에 배치하고, 상기 증착장치(20)에 질소를 포함하는 가스를 주입한다. 상기 질소를 포함하는 가스는 질소(N_2), 암모니아(NH_3), 일산화질소(NO), 이산화질소(NO_2) 중 적어도 하나의 가스를 포함할 수 있다.
- [0064] 상기 질소를 포함하는 가스가 주입되어 상기 층간 절연막(110)과 반응시킴으로써, 상기 층간 절연막(110)의 노출된 표면이 질화처리된다. 즉, 상기 배선창(410) 근처의 상기 층간 절연막(110)의 표면 및 상기 층간 절연막(110)의 상부의 표면이 질화처리되어 상기 경도 조절부(130)가 생성된다. 이 경우, 상기 질화처리의 시간을 제어하여 상기 경도 조절부(130)의 두께를 조절할 수 있다.
- [0065] 상기 경도 조절부(130)는 상기 층간 절연막(110)이 질화처리되어 형성된 층으로서, 상기 층간 절연막(110)의 표면의 기계적 강도, 즉 경도(hardness)를 높여준다. 따라서, 상기 금속배선(10)의 평탄화 공정인 화학기계적연마(Chemical Mechanical Polishing; 이하 CMP) 공정 과정에서 발생하는 표면 스크래치를 줄일 수 있다. 예를 들어, 상기 경도 조절부(130)는 상기 층간 절연막(110)에 비해 약 1.5배 이상 높은 경도를 가질 수 있다.
- [0066] 또한, 상기 경도 조절부(130)는 상기 경도 조절부(130) 상에 형성되는 상기 확산 방지막(150) 및 상기 금속(170)의 균일성(uniformity)을 향상시킨다.
- [0067] 상기 경도 조절부(130)는 실리콘질화물(SiN_x) 또는 실리콘산화질화물(SiO_yN_z)을 포함할 수 있다. 상기 경도 조절부(130)의 질소 농도는 약 1 % 이상 약 100 % 미만일 수 있으며, 예를 들어 약 1 % 내지 약 75 % 사이일 수 있다.
- [0068] 또한, 상기 경도 조절부(130)의 유전상수는 상기 층간 절연막(110)에 비해 약 5 % 내지 약 15 % 낮을 수 있다. 상기 유전상수가 낮아지는 경우, 층간 정전용량이 줄어들어 상기 금속배선(10)의 전송속도가 높아지게 된다.
- [0069] 도 3을 참조하면, 금속배선을 제조하는데 사용하는 증착장치(20)의 일례로서, 상기 증착장치(20)는 상기 기판(100)이 배치되는 스테이지(210), 프로세스 가스가 투입되는 가스 도입구(222), 상기 프로세스 가스가 분사되는 분출홀들(225)을 갖는 샤워 플레이트(220), 상기 프로세스 가스를 외부로 배출하기 위한 가스 배출구(229)를 갖는다. 또한, 상기 증착장치(20)는 필요에 따라 펄스 플라즈마 전원 인가장치(270), 상부전극(230) 및 하부전극(240), 히터(250)를 더 포함할 수 있다.
- [0070] 상기 경도 조절부(130)는 상기 도 3의 가스 도입구(222)에 질소를 포함하는 가스를 주입하여 형성된다. 종래 금속배선을 형성하는 과정에서는 배선창이 형성된 층간 절연막에 질소를 포함하는 가스 및 금속가스를 함께 주입하여 확산 방지막을 형성하는데, 본 발명에서는 질소를 포함하는 가스를 먼저 주입하여 상기 층간 절연막(110)을 질소와 반응시킨다.
- [0071] 따라서, 별도의 장비 또는 추가적인 원료가 필요하지 않으며 현시(in vivo) 및 현장(in situ)에서 바로 상기 층간 절연막(110)을 질화시킴으로써 공정시간을 단축할 수 있다.
- [0072] 본 발명의 일 실시예에서, 상기 층간 절연막(110)의 표면을 질화처리하는 단계에서, 상기 증착장치(20)에 펄스 플라즈마 전원을 인가하여 상기 질소의 활성화 반응을 촉진시킬 수 있다.
- [0073] 상기 펄스 플라즈마 전원 인가장치(270)로부터 생성된 상기 펄스 플라즈마 전원은 상기 상부전극(230) 및 상기 하부전극(240)로 인가된다. 상기 펄스 플라즈마 전원의 순간 피크 전압차이는 약 1 kV 내지 약 10 kV의 범위를 유지할 수 있다. 상기 펄스 플라즈마 전원이 인가되는 경우, 상기 질소는 라디칼 이온 상태가 되어, 상기 층간 절연막(110)의 표면에 흡착되어 상기 질소의 반응성을 높일 수 있다.
- [0074] 도 4를 참조하면, 종래 기술 및 본 발명에 따라, 생성한 상기 금속배선(10)에 CMP 공정을 실시한 후, 스크래치 발생빈도에 대한 실험결과이다. 스크래치 지수는 일본의 히타치사의 디스커버리 검사장비로 스캔하여 전자조사 현미경으로 스크래치 검사를 통해 지수화 하였다.

- [0075] 구체적으로, 상기 층간 절연막을 종래 기술대로, 고밀도 플라즈마 옥사이드(high density plasma oxide; HDP-Oxide), 테트라에틸옥시실리케이트(tetraethoxysilicate; TEOS), 보로포스포실리케이트 글래스(borophosphosilicate glass; BPSG)로 형성한 경우와 본 발명에 따른 테트라에틸옥시실리케이트로 형성된 층간 절연막(100)을 펄스 플라즈마 전원 인가시 질화처리하여 상기 경도 조절부(130)를 형성한 경우(PP-N TEOS)를 비교하였다.
- [0076] 도 4의 도표에 표시된 바와 같이, 종래 기술에 따른 층간 절연막에 형성된 스크래치의 평균 개수는 고밀도 플라즈마 옥사이드(high density plasma oxide; HDP-Oxide)가 1.18개로 가장 낮고, 테트라에틸옥시실리케이트(tetraethoxysilicate; TEOS)이 3.09개이고, 보로포스포실리케이트 글래스(borophosphosilicate glass; BPSG)이 6.27개이다.
- [0077] 반면, 본 발명에 따라 테트라에틸옥시실리케이트로 형성된 층간 절연막(100)을 펄스 플라즈마 전원 인가시 질화처리하여 상기 경도 조절부(130)를 형성한 경우(PP-N TEOS)에는 스크래치의 평균 개수가 0.5개로 획기적으로 낮아진다.
- [0078] 따라서, 상기 금속배선(10) 표면의 스크래치 또는 결함으로 인한 수율 저하를 개선하여, 상기 금속배선(10)을 포함하는 반도체 소자의 신뢰성을 향상시킬 수 있다.
- [0079] 또한, 본 발명의 다른 실시예에서, 상기 층간 절연막(110)의 표면을 질화처리하는 단계에서, 상기 증착장치(20)에 펄스 플라즈마 전원을 인가하는 동시에 상기 기관(100)을 열처리하여 상기 질소의 침투율을 높일 수 있다. 도 3의 상기 히터(250)에 의해 상기 기관(100)을 열처리할 수 있으며, 상기 기관(100)의 표면은 약 100 °C 내지 약 500 °C의 범위에서 열처리될 수 있다.
- [0080] 도 5를 참조하면, 약 150 °C 이상의 열처리를 통하여 상기 층간 절연막(110)의 경도가 개선되는 것을 알 수 있다. 따라서, 상기 층간 절연막(110)의 경도가 높아지므로, 이후 CMP 공정에서 연마액(slurry)의 연마입자에 의해 상기 층간 절연막(110)에 발생하는 스크래치 또는 결함을 방지할 수 있다.
- [0081] 본 실시예에서는 상기 층간 절연막(110)의 표면의 열처리를 상기 증착장치(20) 내에서 하였으나, 상기 증착장치(20)의 외부에서 실행할 수도 있다. 또한, 본 실시예에서는 상기 층간 절연막(110)의 표면을 질화처리하는 단계에서, 상기 기관(100)에 펄스 플라즈마 전원을 인가하는 동시에 상기 기관(100)을 열처리하였으나, 각각 별개로 적용할 수도 있다.
- [0082] 또한, 상기 증착장치(20)에 펄스 플라즈마 전원을 인가하는 시간 및 전압, 또는 상기 기관(100)의 열처리 시간 및 온도를 필요에 따라 제어하여 상기 경도 조절부(130)의 두께 및 성질을 조절할 수 있다.
- [0083] 도 2(c)를 참조하면, 상기 경도 조절부(130)가 형성된 상기 층간 절연막(110)에 상기 질소를 포함하는 가스 및 금속가스를 함께 주입하여 확산 방지막(150)을 형성한다. 상기 질소를 포함하는 가스는 상기 경도 조절부(130)를 형성하는 동안 주입되며, 이후 계속 주입되어 상기 확산 방지막(150)을 형성할 수 있다.
- [0084] 상기 확산 방지막(150)은 상기 경도 조절부(130) 상에 형성되므로, 상기 배선창(410) 근처에 형성된 경도 조절부(130) 및 상기 층간 절연막(110)의 상부에 형성된 경도 조절부(130) 상에 형성된다. 그러나, 상기 층간 절연막(110)의 상부에 형성된 경도 조절부(130) 상에 형성된 상기 확산 방지막(150)은 이후 CMP 공정에서 제거된다.
- [0085] 상기 확산 방지막(150)은 이후 상기 금속(170)을 증착할 때, 상기 금속(170)이 상기 층간 절연막(110) 및 상기 기관(100)으로 확산되는 것을 방지하는 역할을 한다. 상기 확산 방지막(150)은 질화텅스텐(WN), 질화탄탈륨(TaN), 질화티타늄(TiN) 중 하나를 포함할 수 있다.
- [0086] 도 2(d)를 참조하면, 상기 확산 방지막(150)이 형성된 상기 층간 절연막(110)의 상기 배선창(410)에 금속(170)을 채운다. 예를 들어, 상기 금속(170)은 구리(Cu)일 수 있다.
- [0087] 일 실시예에서, 상기 확산 방지막(150) 상에 금속 씨앗(seed)층(미도시)을 증착한 후, 전해도금법을 이용하여 상기 금속 씨앗층 상에 금속을 형성할 수 있다.
- [0088] 도 2(e)를 참조하면, CMP 공정으로 상기 배선창(410)을 채운 금속을 제외한 금속을 제거하여 상기 금속(170) 패턴을 형성한다.
- [0089] CMP 공정으로 상기 금속(170) 패턴이 형성된 금속배선(10)을 연마하는 경우, 상기 층간 절연막(110)의 상부에 형성된 상기 확산 방지막(150)이 상기 금속과 함께 제거된다. 또한, 상기 층간 절연막(110)의 상부에 형성된 상

기 경도 조절부(130)의 일부 또는 전부가 상기 금속과 함께 제거될 수 있다.

[0090] 이 과정에서, 상기 경도 조절부(130)의 경도가 높으므로, 상기 층간 절연막(110)의 노출된 표면에 연마액(slurry)에 의한 스크래치 또는 결합의 발생 빈도를 감소시킬 수 있다.

[0091] 도 2(f)를 참조하면, 상기 금속(170) 패턴이 형성된 상기 층간 절연막(110) 상에 보호막(190)을 더 형성할 수 있다. 상기 보호막(190)은 실리콘질화물(SiN_x)을 포함할 수 있다.

[0092] 도 2(a) 내지 도 2(e) 또는 도 2(a) 내지 도 2(f)의 제조방법에 따라 단층 구조의 금속배선(10)이 제조된다. 이후, 도 2(a) 내지 도 2(e) 또는 도 2(a) 내지 도 2(f)의 제조방법을 두 번 이상 반복하여 다층의 금속배선을 제조할 수 있다.

[0093] 본 발명에 따른 금속배선(10)의 제조 방법은 상기 층간 절연막(110)의 경도를 높이므로, 이후 CMP 공정 과정에서 발생하는 상기 금속배선(10)의 표면 스크래치를 줄일 수 있다. 따라서, 누설전류 또는 단락(short) 등의 오동작의 원인을 제거하여, 상기 금속배선(10)의 불량률을 방지하여 신뢰성을 확보할 수 있다.

[0094] 또한, 상기 층간 절연막(110)의 경도를 높이기 위한 공정은 종래 공정에서 질소가 포함된 가스를 먼저 주입하여 상기 층간 절연막(110)의 표면을 질화처리하는 것으로, 별도의 장치나 원료가 불필요하며 간편하고 경제적이다.

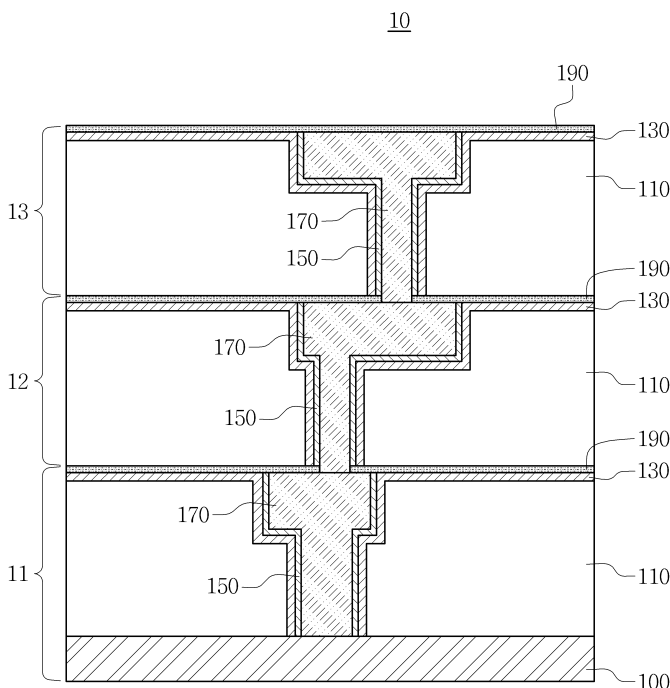
[0095] 이상에서는 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

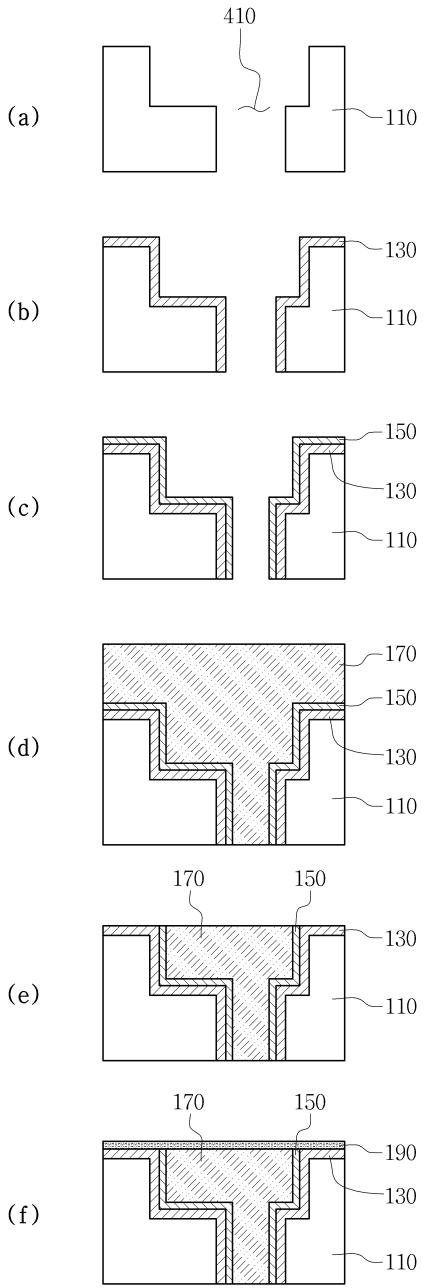
- [0096] 10: 금속배선 100: 기판
- 110: 층간 절연막 130: 경도 조절부
- 150: 확산 방지막 170: 금속
- 190: 보호막 410: 배선창
- 20: 증착장치

도면

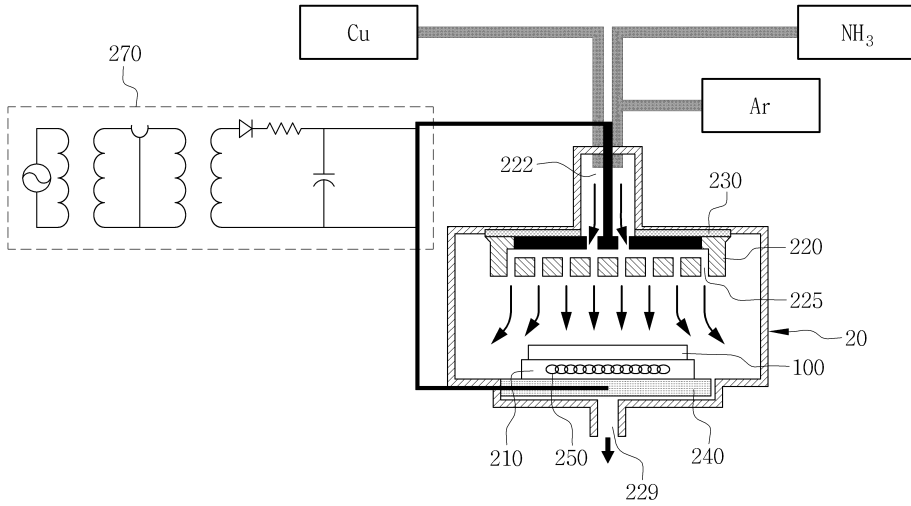
도면1



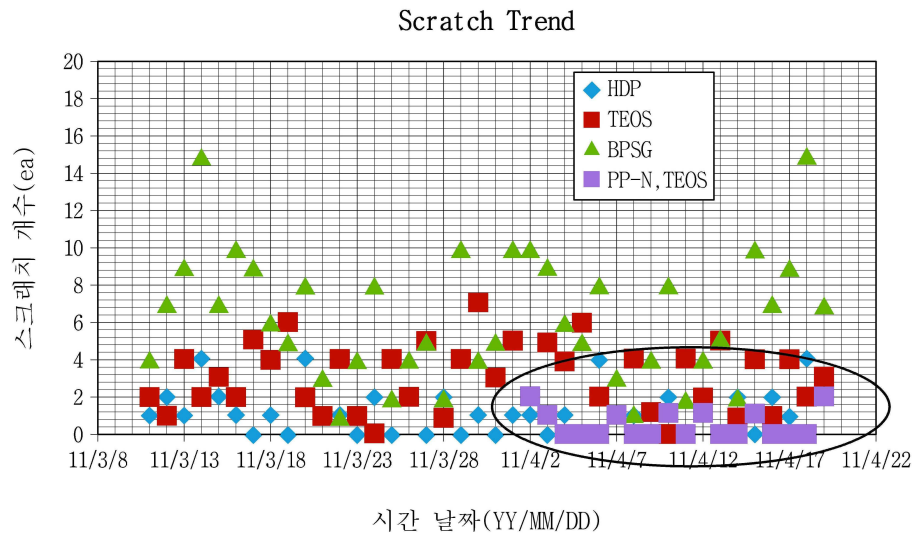
도면2



도면3



도면4



도면5

