순번

282

기술명

시편 제작방법

- 특 허 번 호 : 10-2007-0130274
- 보 유 기 관 : 한국표준과학연구원
- 패밀리정보 : 없음
- 패키징특허 : 없음

기술개요

- 반도체/LCD 장비용 코팅 부품의 성능평가를 하기 위해 코팅층이 손상되지 않게 제작할 수 있는 시편 제작하여 시편의 코팅층 표면에 내전압실험 및 내화학실험의 성능평가가 가능하도록 하는 시편 제작방법에 관한 기술
- 활용처 : CVD/ALD, PVD, Etcher등 반도체제조 핵심장비 부품 분야

기존 한계점

- 반도체제조 핵심장비에 장착되는 부품은 극한 상황에서 사용되고 있어 부식문제와 파티클 발생문제가 심각함
- 반도체 공정장비의 대부분은 수입에 의존되어 내부 부품의 국산화의 개발이 필요함

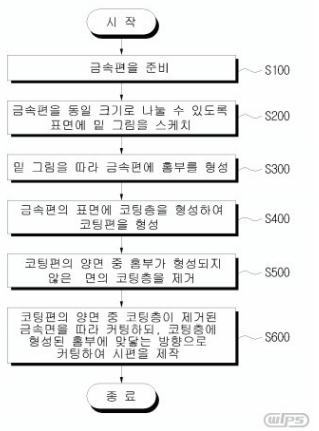
기술 차별점

- 반도체 또는 디스플레이 장비 부품의 표면코팅법으로 사용되고 있는 플라즈마 융사 또는 애노다이징을 이용한 코팅층의 부품평가를 위한 평가표준샘플을 제작
- 성능을 실제적으로 평가할 수 있는 시편을 제공

세 부 내 용

- 코팅층이 손상되지 않은 동일한 조건의 시편을 다수 제작하여 부품평가를 위한 평가표준샘플이 구비되므로 성능을 실제적으로 평가할 수 있음
- 코팅층의 전면에 걸처 정확한 내전압 측정이 가능
- 시편에 코팅층을 제외한 전면에 걸쳐 파리핀을 도포시켜 코팅층의 내화학 측정이 가능

대표 이미지



문 의 처

- 국가과학기술연구회 공동TLO마케팅사무국 엄예지 선임연구원
- T. 042-862-6986 E-mail. yjeum@wips.co.kr